

## PATENT ABSTRACTS OF JAPAN

Ref. 1 of 2

(11)Publication number : 11-195866

(43)Date of publication of application : 21.07.1999

(51)Int.Cl.

H05K 3/32  
G02F 1/1345

(21)Application number : 09-369099

(71)Applicant : CANON INC

(22)Date of filing : 27.12.1997

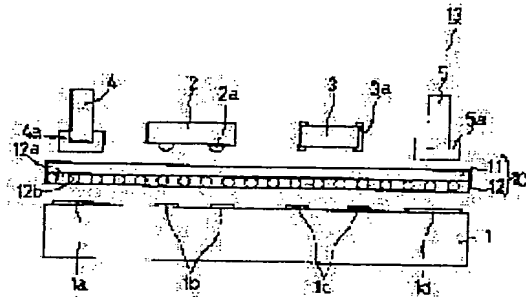
(72)Inventor : TAKABAYASHI HIROSHI  
TAKAHASHI MASANORI

## (54) MULTICHIP MODULE AND MANUFACTURE THEREOF

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To ensure both adhesion and anisotropic conductivity (i.e., conductivity between facing electrodes and insulation between adjacent electrodes) even when various electric elements of different thickness of electrode are bonded onto a board.

**SOLUTION:** When various electric elements 2, 3, 4 and 5 are bonded onto a board 1, an ACF 10 as shown on the figure is employed. The ACF 10 comprises a laminate of a layer for bonding the electric element to the board, and an anisotropic conductive layer 12 formed by dispersing conductive particles into a resin 12a wherein the anisotropic conductive layer 12 ensures conductivity between facing electrodes of the electric element and the board and also ensures insulation (i.e., anisotropic conductivity) from other electrode.



## LEGAL STATUS

[Date of request for examination] 03.04.2000

[Date of sending the examiner's decision of rejection] 23.07.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2002-16121

[Date of requesting appeal against examiner's decision of rejection] 22.08.2002

[Date of extinction of right]

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-195866

(43) 公開日 平成11年(1999) 7月21日

(51) Int.Cl.<sup>5</sup>

識別記号

F I

H 0 5 K 3/32

H 0 5 K 3/32

B

G 0 2 F 1/1345

G 0 2 F 1/1345

審査請求 未請求 請求項の数 8 F D (全 7 頁)

(21) 出願番号 特願平9-369099

(22) 出願日 平成9年(1997)12月27日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 高林 広

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72) 発明者 高橋 雅則

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

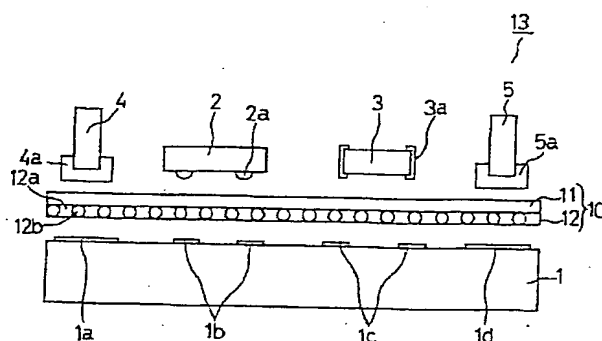
(74) 代理人 弁理士 近島 一夫

(54) 【発明の名称】 マルチチップモジュール、及びマルチチップモジュールの製造方法

(57) 【要約】

【課題】 電極厚さの異なる種々の電気素子を基板上に接着する場合であっても、接着性及び異方導電性（すなわち、対向する電極相互間の導電性並びに隣接する電極相互間の絶縁性）の両方を確保する。

【解決手段】 種々の電気素子2, 3, 4, 5を基板1に接着するに際し、図示のようなACF10を用いる。このACF10は、電気素子と基板との接着を行う接着層11と、樹脂12aに導電粒子12bを分散・混入して形成された異方性導電層12と、が積層されて構成されたものであり、異方性導電層12が、電気素子及び基板における対向する電極相互の導電性を確保すると共に他の電極との絶縁性（すなわち、異方導電性）を確保するようになっている。



BEST AVAILABLE COPY

コンデンサ等の受動素子や、コネクタ等の機構部品)を混載実装でき、これらの電気素子が混在・搭載された液晶ディスプレイ(いわゆるシステム・オン・パネル)を作成することができる。つまり、本実施の形態によれば、低価格で信頼性の高いMCMやシステム・オン・パネルを得ることができる。

【0034】さらに、前記複数の電気素子の電極2a, 3a, 4a, 5aの厚さが互いに異なる場合であって、前記接着層11の厚さを、最大の電極厚さ以上の厚さとし基板1の全面においてほぼ均一にした場合には、電気素子の接着性を良好に維持したまま製品コストを低減できる。

【0035】

【実施例】(実施例1)本実施例においては、図5に示すように、ドライバーICやコントローラIC等の電気素子2, 3, 4, 5を、液晶ディスプレイパネル50を構成するガラス基板51の表面に接着した。

【0036】本実施例によれば、種々の電氣的機能パネル上に実現することが可能となり、小型・薄型で多機能な液晶ディスプレイを安価に提供できる。その他、上記実施の形態と同様の効果が得られた。

(実施例2)本実施例においては、図2に示すものと同様に、電極厚さの異なる複数の電気素子2, 3, 4, 5を基板1に接着するものである。また、本実施例における接着層20は、図3に示すように、電気素子2, 3, 4, 5の各接着箇所における接着層の厚さが該接着箇所に接着される各電気素子2, 3, 4, 5の電極2a, 3a, 4a, 5aの厚さ以上の厚さとなるように、電極厚さが厚い電気素子4, 5を配置する箇所(符号20a及び20c参照)を電極厚さが薄い電気素子2, 3を配置する箇所(符号20b参照)よりも厚くしている。また、接着層20及び異方性導電層12は基板1の全面に形成している。

【0037】なお、本実施例のような構成は、接着層を厚くする領域20a, 20cにおいては該接着層を2層構成とし、それ以外の領域20bにおいては接着層を単層構成とすることにより達成できる。また、このような構成は、接着層20と異方性導電層12とを長尺のロール・ツー・ロールで形成して貼り合わせることで達成できる。

【0038】さらに、接着層20を厚くする領域20a, 20cは、図示のものに特に限定されるものではない。上述以外の構成は上記実施例1と同様である。

【0039】ここで、接着層20の厚さt3は、下式の関係を用いて決定した。

【0040】

【式1】 $t_{21} + t_3 = t_1 + t_7 + \alpha$   
但し、t21:異方性導電層12の厚さ

t1:基板側電極1a, 1b, 1c, 1dの厚さ

t7:電気素子側電極2a, 3a, 4a, 5aの厚さ

なお、 $\alpha$ の値は、接着層20の流れ出し量や電気素子への封止効果等を勘案して決めるが、0~10 $\mu$ m、理想的には約5 $\mu$ mに設定するのが良い。

【0041】また、基板側電極の厚さt1は、液晶ディスプレイパネル用のガラス基板51のITO(インジウム・ティン・オキサイド)電極の場合には0.1 $\mu$ m以下なので、無視できる。

【0042】さらに、電気素子の電極厚さt7は、電気素子の種類によって異なるが、一般に、半導体素子のバンプ電極の場合は15 $\mu$ m程度であり、抵抗やコンデンサ等の受動素子の場合は25 $\mu$ m程度であり、機構部品等のリードフレーム電極の場合は150 $\mu$ m程度である。

【0043】またさらに、異方性導電層12の厚さt21は8 $\mu$ mとした。

【0044】つまり、本実施例においては、接着層20の厚さt3を、半導体素子を配置する部分は12 $\mu$ mとし、受動素子を配置する部分は22 $\mu$ mとし、機構部品を配置する部分は147 $\mu$ mとした。

【0045】本実施例によれば、電気素子の電極厚さが極端に異なる場合でも上記実施の形態と同様の効果を得ることができる。

【0046】また、信頼性の高いMCMやシステム・オン・パネルを、従来公知のACFを用いた場合と同じプロセスで作成することができる。したがって、製造装置や工程条件を従来のものから大幅に変更する必要なく、生産上の効果は絶大となる。

(実施例3)本実施例においては、図4に示すように、異方性導電層12を基板1の全面に形成し、電極厚さの薄い電気素子2, 3が接着される領域30bにおいては接着層30を単層構成とし、電極厚さの厚い電気素子4, 5が接着される領域30a, 30bにおいては接着層30を2層構成とし、それ以外の領域においては接着層を形成しなかった。それ以外の構成は実施例2と同様である。

【0047】本実施例によれば、接着層30を形成する領域を小さくしたため、使用する材料の消費量を低減することができ、製品コストも低減できる。

(実施例4)本実施例は、マルチチップモジュールの製造方法に関するものである。

【0048】本実施例においては、図6に示すように、電極厚さの薄い電気素子2, 3には接着層を符号40bで示すように薄く塗布し、電極厚さの厚い電気素子4, 5には接着層を符号40a, 40cで示すように厚く塗布した。また、基板1の側には異方性導電層12を塗布した。

【0049】次に、基板側の電極1a, 1b, 1c, 1dと電気素子側の電極2a, 3a, 4a, 5aとが対向するように基板1と電気素子2, 3, 4, 5の位置合わせを行い、接着層40a, 40b, 40c及び異方性導

電層12が接するようにこれらを重ね合わせた。その後、加熱・圧着を行った。これにより、電気素子2、3、4、5は、対向する電極相互の導電性が確保された状態で基板1に接着される。

【0050】なお、異方性導電層12には従来公知の異方性導電接着剤を使用した。

【0051】

【発明の効果】以上説明したように、本発明によると、接着部材として半田を用いていないため、半田固有の問題点を回避できる。すなわち、

① Pbが含有されていることに伴う残渣や廃棄物の処理が不要となり、該処理のための費用を節約して製品コストの上昇を抑えることができる。

② また、フラックスの使用や半田ボールの発生が無いため、これらを洗浄する工程が不要となり、製造コストの上昇を抑えることができる。

③ さらに、基板のほぼ全面が接着層や異方性導電層によって被覆されていることから湿気や塵埃から保護されるため、別途樹脂を被覆する必要が無く、製造コストの上昇を抑えることができる。

④ 電極のピッチが0.3mm以下のものでも隣接される電極相互間の絶縁性を確保できる。

⑤ 不良品が発生しにくくなり、製造歩留りが向上される。

【0052】また、本発明に係る接着部材は、基板及び電気素子の接着を行う接着層と、樹脂に導電粒子を分散・混入して形成された異方性導電層と、が積層されて構成されたものであり、該異方性導電層が、対向する電極相互の導電性を確保すると共に他の電極との絶縁性を確保するようになっている。したがって、電極の厚さが互いに異なる複数の電気素子を接着する場合であっても、導電粒子の粒子径等を任意に選択することにより電気素子の接着性及び異方導電性（すなわち、対向する電極相互の導電性並びに他の電極との間の絶縁性）の両方を確保できる。

【0053】したがって、液晶ディスプレイにおいては、ドライバーICと、ドライバーIC以外の電気素子（例えば、コントローラIC等の半導体素子や、抵抗や

コンデンサー等の受動素子や、コネクタ等の機構部品）とを共に実装でき、これらの電気素子が混在・搭載された液晶ディスプレイ（いわゆるシステム・オン・パネル）を作成することができる。つまり、本実施の形態によれば、低価格で信頼性の高いMCMやシステム・オン・パネルを得ることができる。

【0054】さらに、前記複数の電気素子の電極の厚さが互いに異なる場合であって、前記接着層の厚さを、前記基板の全面においてほぼ均一にすると共に最大の電極厚さ以上の厚さとした場合には、電気素子の接着性を良好に維持したまま製品コストを低減できる。

【図面の簡単な説明】

【図1】半田を用いたMCMの構造の一例を示す図。

【図2】本発明に係るMCMの構造の一例を示す図。

【図3】接着部材の構造の他の例を示す図であり、(a)は側面図、(b)は平面図。

【図4】接着部材の構造のさらに他の例を示す図であ

り、(a)は側面図、(b)は平面図。

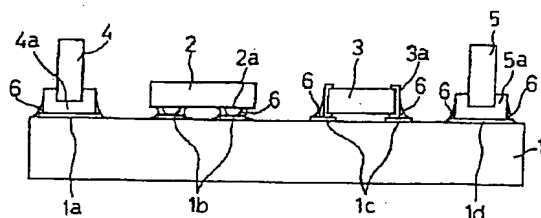
【図5】接着部材を液晶ディスプレイに適用した例を示す図。

【図6】MCMの製造方法の一例を説明するための図。

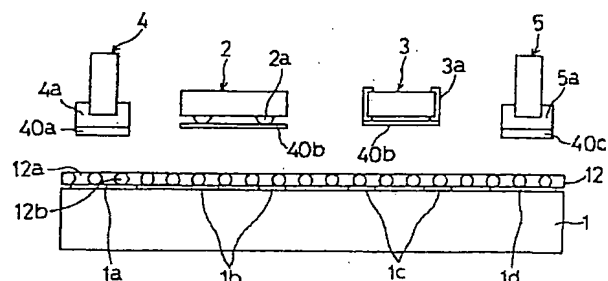
【符号の説明】

1	基板
2	IC（電気素子）
2a	電極
3	受動素子（電気素子）
3a	電極
4、5	機構部品（電気素子）
4a、5a	電極
10	ACF（接着部材）
11	接着層
12	異方性導電層
12a	樹脂
12b	導電粒子
13	MCM（マルチチップモジュール）
50	液晶ディスプレイパネル
51	ガラス基板

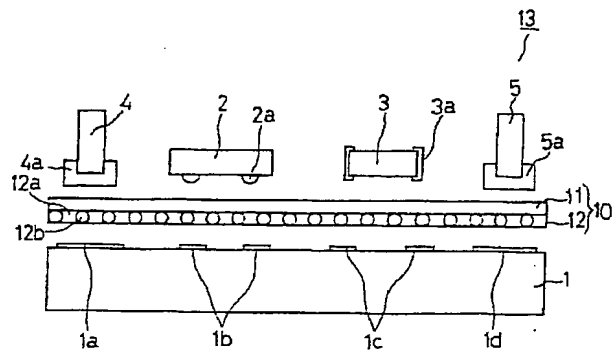
【図1】



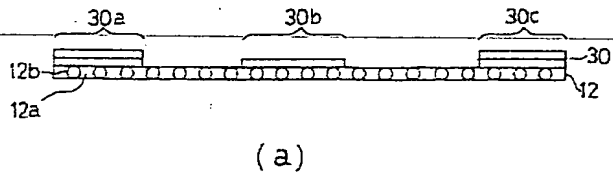
【図6】



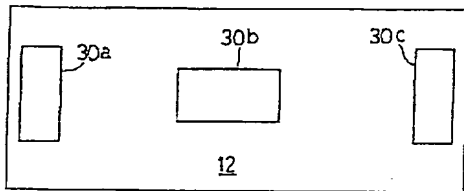
【図2】



【図4】

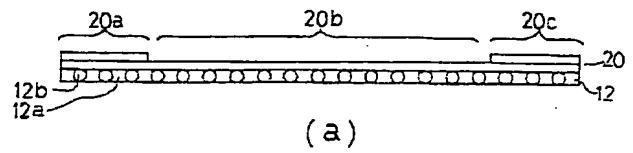


(a)

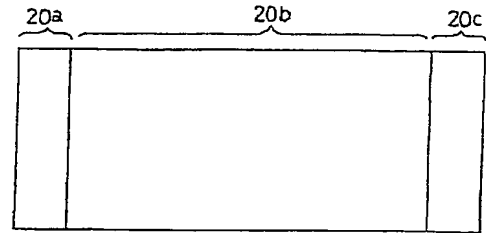


(b)

【図3】

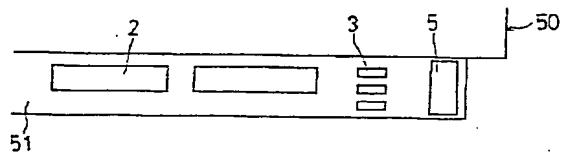


(a)

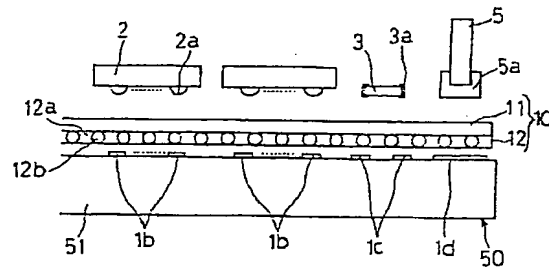


(b)

【図5】



(a)



(b)